

(43) 国際公開日
2006年5月18日 (18.05.2006)

PCT

(10) 国際公開番号
WO 2006/051790 A1

- (51) 国際特許分類:
G09G 3/36 (2006.01) G09G 3/20 (2006.01)
- (21) 国際出願番号: PCT/JP2005/020469
- (22) 国際出願日: 2005年11月8日 (08.11.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2004-326563
2004年11月10日 (10.11.2004) JP

(71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006番地 Osaka (JP).

- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 榊原 努 (SAKAKIBARA, Tsutomu). 三宅 健二 (MIYAKE, Kenji). 松

木 徹 (MATSUGI, Toru). 皆谷 一成 (KAITANI, Kazunari). 井上 和典 (INOUE, Kazunori).

(74) 代理人: 前田 弘, 外 (MAEDA, Hiroshi et al.); 〒5410053 大阪府大阪市中央区本町 2丁目 5番 7号 大阪丸紅ビル Osaka (JP).

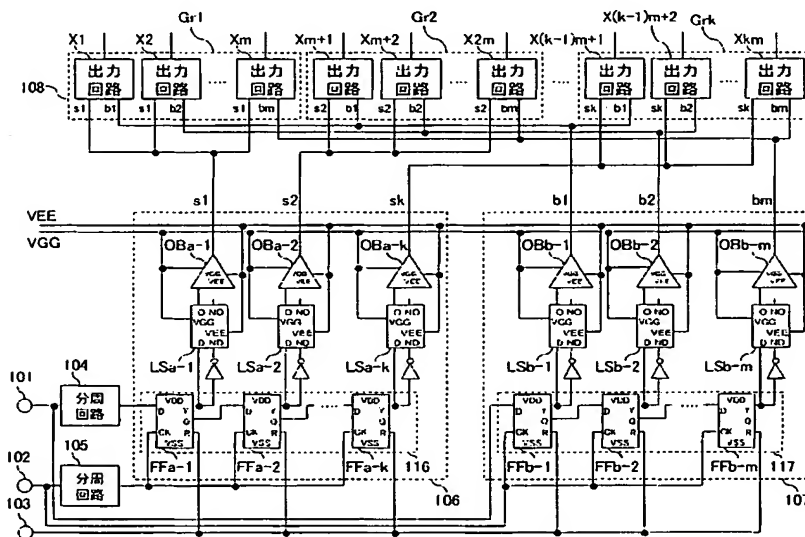
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY,

/続葉有/

(54) Title: DRIVE DEVICE AND DRIVE METHOD

(54) 発明の名称: 駆動装置および駆動方法



X1... OUTPUT CIRCUIT
X2... OUTPUT CIRCUIT
Xm... OUTPUT CIRCUIT
Xm+1... OUTPUT CIRCUIT
Xm+2... OUTPUT CIRCUIT
X2m... OUTPUT CIRCUIT
X(k-1)m+1... OUTPUT CIRCUIT
X(k-1)m+2... OUTPUT CIRCUIT
Xkm... OUTPUT CIRCUIT
104... DIVIDER CIRCUIT
105... DIVIDER CIRCUIT

(57) Abstract: A first generation unit (106) successively makes k first signals into an output state. A second generation unit (107) successively makes m second signals into an output state. (k × m) output circuits (X1 to Xkm) are divided into k groups. m output circuits belong to each of the k groups. k first signals correspond to the k groups and m second signals correspond to each of the k groups. Each of the (k × m) output circuits outputs the second signal when the second signal corresponding to the circuit enters an output state if the first signal corresponding to the group to which the circuit belongs is in the output state.

(57) 要約: 第1の生成部(106)は、k個の第1の信号を、順次、出力状態にする。第2の生成部(107)は、m個の第2の信号を、順次、出力状態にする。(k×m)個の出力回路(X1~Xkm)は、k個のグループに分けられる。k個のグループの各々には、m個の出力回路が属する。k個の第1の信号は前記k個のグループに対応し、m個の第2の信号はk個のグループの各々に属するm個の出力回路に対応する。前記(k×m)個の出力回路の各々は、自己が属するグループに対応する第1の信号が出力状態である場合、自己に対応する第2の信号が出力状態になると、その第2の信号を出力する。



KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書